МИНОБРНАУКИ РОССИИ

БАЛТИЙСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ «ВОЕНМЕХ» ИМ. Д.Ф. УСТИНОВА

УТВЕРЖДАЮ
Первый проректор - проректор по образовательной деятельности
_____ Бородавкин В.А.
«_24_» _____ 20_21_
М.П.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СИСТЕМ НА ПЛИС

Направление/специальность подготовки — **09.04.01 Информатика и вычислительная техника**

Специализация/профиль/программа подготовки — **Интеллектуальные системы**

Уровень высшего образования — **Магистратура**

Форма обучения — **Очная**

Факультет — **И Информационных и управляющих систем**

Выпускающая кафедра — **И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ**

Кафедра-разработчик рабочей программы — **И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ**

КУРС	СЕМЕСТР	ОБЩАЯ ТРУДОЁМКОСТЬ (ЗАЧЕТНЫХ ЕДИНИЦ)	ЧАСЫ (по наличию видов занятий)									ВИД ПРОМЕЖУТОЧНОГО КОНТРОЛЯ
			ОБЩАЯ ТРУДОЁМКОСТЬ	АУДИТОРНЫЕ ЗАНЯТИЯ				САМОСТОЯТЕЛЬНАЯ РАБОТА				
				ВСЕГО	ЛЕКЦИИ	ЛАБОРАТОРНЫЙ ПРАКТИКУМ	ПРАКТИЧЕСКИЕ ЗАНЯТИЯ	ВСЕГО	КУРСОВОЙ ПРОЕКТ	КУРСОВАЯ РАБОТА	ДРУГИЕ ВИДЫ САМОСТ. РАБОТЫ	
5	9	5	180	51	0	34	17	129	0	18	111	диф. зач.

Начальник отдела основных образовательных программ
_____ /Русина А.А./

Санкт-Петербург
20_21_ г.

2531

ЛИСТ СОГЛАСОВАНИЯ

РАБОЧАЯ ПРОГРАММА СОСТАВЛЕНА В СООТВЕТСТВИИ С ТРЕБОВАНИЯМИ ФЕДЕРАЛЬНОГО ГОСУДАРСТВЕННОГО ОБРАЗОВАТЕЛЬНОГО СТАНДАРТА ВЫСШЕГО ОБРАЗОВАНИЯ (ФГОС ВО)

09.04.01 Информатика и вычислительная техника

Программу составили:

Кафедра И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ
Емельянов Валентин Юрьевич, к.т.н., доцент

Кафедра И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ
Гаврилов Владимир Викторович, старший преподаватель

Эксперт:

Дмитриев Лев Анатольевич
Дмитриев Лев Анатольевич, к.т.н., снс

Программа рассмотрена
на заседании кафедры-разработчика
рабочей программы **И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ**

Заведующий кафедрой Матвеев С.А., к.т.н., доц.

Программа рассмотрена
на заседании выпускающей кафедры рабочей программы

И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ

Заведующий кафедрой Матвеев С.А., к.т.н., доц.

ФАКУЛЬТЕТ "И" ИНФОРМАЦИОННЫХ И УПРАВЛЯЮЩИХ СИСТЕМ

Декан Страхов С.Ю., д.т.н., проф.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СИСТЕМ НА ПЛИС

Разделы рабочей программы

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ
2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО
3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ
4. ФОРМЫ КОНТРОЛЯ ОСВОЕНИЯ ДИСЦИПЛИНЫ
5. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ
6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Приложения к рабочей программе дисциплины

- Приложение 1. Аннотация рабочей программы
- Приложение 2. Технологии и формы обучения
- Приложение 3. Оценочные средства и методики их применения
- Приложение 4. Лист изменений, вносимых в рабочую программу

1. ЦЕЛИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целью освоения дисциплины является формирование следующих компетенций:

ОПК-5 — способность разрабатывать и модернизировать программное и аппаратное обеспечение информационных и автоматизированных систем
ОПК-6 — способность разрабатывать компоненты программно-аппаратных комплексов обработки информации и автоматизированного проектирования
ОПК-7 — способность адаптировать зарубежные комплексы обработки информации и автоматизированного проектирования к нуждам отечественных предприятий

Формированию компетенций служит достижение следующих результатов образования:

ОПК-5

знания:

принципов построения и основных этапов разработки цифровых устройств на ПЛИС;

навыки:

функционального и структурного моделирования устройств на ПЛИС, виртуального проектирования.

ОПК-6

знания:

принципов построения микросхем программируемой логики, их основных свойств и различий, архитектуры, использования программируемых логических интегральных схем;

умения:

выбирать тип программируемой логики для реализации функций интегральных схем, составлять описание функционирования как на языке высокого уровня, так и в виде функциональной схемы;

навыки:

построения программ с использованием языков и средств программирования логики.

ОПК-7

умения:

составлять описание ПЛИС в виде набора функциональных блоков, выбирать конструкцию ПЛИС для реализации проекта;

навыки:

разработки устройств и конфигурирования ПЛИС под простейшие задачи.

2. МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ООП ВО

Дисциплина **ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СИСТЕМ НА ПЛИС** является дисциплиной **обязательной части блока 1** программы подготовки по направлению *09.04.01 Информатика и вычислительная техника*.

Содержание дисциплины является логическим продолжением содержания физико-математической подготовки бакалавра и служит основой для освоения дисциплин: **НАУЧНО-ИССЛЕДОВАТЕЛЬСКАЯ РАБОТА, ТЕХНОЛОГИЧЕСКАЯ (ПРОЕКТНО-ТЕХНОЛОГИЧЕСКАЯ) ПРАКТИКА, ГОСУДАРСТВЕННАЯ ИТОГОВАЯ АТТЕСТАЦИЯ**

3. СТРУКТУРА И СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

Общая трудоемкость дисциплины составляет 5 з.е., 180 ч.

3.1. Содержание (дидактика) дисциплины

КУРС	СЕМЕСТР	Наименование разделов и дидактических единиц	ВСЕГО	Аудиторные занятия в контактной форме			Самостоятельная работа студентов	Формируемая компетенция, %		
				ВСЕГО	Лабораторный практикум	Практические занятия		ОПК-5	ОПК-6	ОПК-7
5	9	**Раздел 1. Программируемые логические интегральные схемы.** 1.1 Введение. 1.2 Архитектура ПЛИС. 1.3 Классификация ПЛИС. 1.4 ПЛИС корпорации Altera (Xilinx). Общий обзор. 1.5 Загрузка конфигурации ПЛИС.	29	9	4	5	20	30	20	50
5	9	**Раздел 2. Язык описания аппаратуры VHDL.** 2.1.Основы синтаксиса языка VHDL. Основные операторы. 2.2 Основы написания программ. 2.3 Структурное описание схем. 2.4 Поведенческое описание схем.	35	11	8	3	24	15	20	15
5	9	**Раздел 3. Язык описания аппаратуры Verilog HDL.** 3.1. Основы синтаксиса языка Verilog. Основные операторы. 3.2 Основы написания программ. 3.3 Структурное описание схем. 3.4 Поведенческое описание схем.	37	13	10	3	24	15	20	15
5	9	**Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).** 4.1. Архитектура и основные возможности пакета. 4.2. Ввод проекта. Графический и текстовый редакторы, редактор временных диаграмм. 4.3. Компиляция проекта. Настройка и режимы компиляции. 4.4. Отладка проекта. Симулятор. Временная и функциональная симуляция. Анализ производительности. 4.5. Разводка проекта. Редактор разводки. Анализ отчета компилятора. 4.6. Создание выходных файлов для программирования. Процесс программирования и загрузки конфигурации.	41	9	6	3	32	20	20	20
5	9	**Раздел 5. Отладка и моделирование проектов.** 5.1 Построение и использование Testbench. 5.2 Интеграция Quartus и ModelSim.	38	9	6	3	29	20	20	0
Всего за 9 семестр			180	51	34	17	129	100	100	100
Всего по дисциплине			180	51	34	17	129	100	100	100

3.2. Аудиторный практикум

№ п/п	Номер и наименование раздела дисциплины	Тема практического занятия	Объем, ауд. часов
1	Раздел 1. Программируемые логические интегральные схемы.	Программируемые логические интегральные схемы: архитектура, классификация	3
2		Архитектура и особенности применения ПЛИС семейств MAX, Cyclone, Arria, Stratix (Spartan, Virtex, Artix, Kintex). Загрузка конфигурации ПЛИС.	2
3	Раздел 2. Язык описания аппаратуры VHDL.	Язык описания аппаратуры VHDL: основы синтаксиса, основные операторы, основы написания программ, структурное описание схем, поведенческое описание схем.	3
4	Раздел 3. Язык описания аппаратуры Verilog HDL.	Язык описания аппаратуры Verilog HDL: основы синтаксиса, основные операторы, основы написания программ, структурное описание схем, поведенческое описание схем.	3
5	Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).	Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite): архитектура и основные возможности пакета, методика применения.	3
6	Раздел 5. Отладка и моделирование проектов.	Отладка и моделирование проектов: построение и использование Testbench, интеграция Quartus и ModelSim.	2
7		Коллоквиум	1
		Всего за 9 семестр	17

3.3. Лабораторный практикум

№ п/п	Номер и наименование раздела дисциплины	Тема лабораторного практикума	Объем, ауд. часов
1	Раздел 1. Программируемые логические интегральные схемы.	Изучение технологии работы с графическим, текстовым редакторами, редактором временных диаграмм, редактором размещения.	2
2		Компиляция и симуляция проекта.	2
3	Раздел 2. Язык описания аппаратуры VHDL.	Изучение технологии работы на языке VHDL.	2
4		Проектирование схем на языке VHDL с использованием структурного описания.	2
5		Проектирование схем на языке VHDL с использованием поведенческого описания.	4
6	Раздел 3. Язык описания аппаратуры Verilog HDL.	Изучение технологии работы на языке Verilog.	2
7		Проектирование схем на языке Verilog с использованием структурного описания	4
8		Проектирование схем на языке Verilog с использованием поведенческого описания.	4
9	Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).	Проектирование автомата Мили на языке VHDL.	2
10		Проектирование автомата Мили на языке Verilog.	1
11		Проектирование автомата Мура на языке VHDL.	2
12		Проектирование автомата Мура на языке Verilog.	1
13	Раздел 5. Отладка и моделирование проектов.	Построение и использование Testbench	4
14		Защита курсовых работ	2
Всего за 9 семестр			34

3.4. Самостоятельная работа студента (СРС)

№ п/п	Номер и наименование раздела дисциплины	Содержание учебного задания	Объем, часов
1	Раздел 1. Программируемые логические интегральные схемы.	Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	16
2		Подготовка к лабораторному практикуму	2
3		Выполнение курсовой работы	2
4	Раздел 2. Язык описания аппаратуры VHDL.	Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	14
5		Подготовка к лабораторному практикуму	6
6		Выполнение курсовой работы	4
7	Раздел 3. Язык описания аппаратуры Verilog HDL.	Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	14
8		Подготовка к лабораторному практикуму	6
9		Выполнение курсовой работы	4
10	Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).	Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	20
11		Подготовка к лабораторному практикуму	8
12		Выполнение курсовой работы	4
13	Раздел 5. Отладка и моделирование проектов.	Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	14
14		Подготовка к лабораторному практикуму	4
15		Выполнение курсовой работы	4
16		Подготовка к коллоквиуму	7
Всего за 9 семестр			129

3.5. Курсовая работа

СОДЕРЖАНИЕ ЭТАПА	ПЕРИОД ИСПОЛНЕНИЯ (недели семестра)	ПЛАНИРУЕМОЕ ВРЕМЯ (час)
Этап 1. Анализ постановки задачи, согласование технического задания.	1 - 2	2
Этап 2. Проектирование системы с использованием структурного описания.	3 - 6	3
Этап 3. Проектирование системы с использованием поведенческого описания.	7 - 10	3
Этап 4. Построение, отладка и моделирование проекта.	11 - 15	4
Этап 5. Оформление пояснительной записки, подготовка доклада и защита курсовой работы.	16 - 17	6
Всего за 9 семестр		18

4. ФОРМЫ КОНТРОЛЯ ОСВОЕНИЯ ДИСЦИПЛИНЫ

СЕМЕСТР	НЕДЕЛИ СЕМЕСТРА																
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
9		КР				КР				КР					КР		КР, Колл, диф. зач.

Условные обозначения:

- КР – курсовая работа;
- Колл – коллоквиум;
- диф. зач. – дифференцированный зачет.

Текущая аттестация студентов проводится в дискретные временные интервалы в следующих формах:

- курсовая работа;
- коллоквиум.

Рубежная аттестация студентов производится по итогам половины семестра в следующих формах:

- курсовая работа.

Промежуточная аттестация проводится в формах:

- дифференцированный зачет.

5. УЧЕБНО-МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

5.1. Основная литература по дисциплине:

1. А. В. Строгонов. Цифровая обработка сигналов в базисе программируемых логических интегральных схем. Санкт-Петербург: Лань, 2021, эл. рес.
2. А. Х. Мурсаев, О. И. Буренева. Практикум по проектированию на языках VerilogHDL и SystemVerilog. Санкт-Петербург: Лань, 2021, эл. рес.
3. В. Н. Кузнецов, В. А. Кривоносов, В. С. Есилевский. Средства автоматизации и управления. Старый Оскол: ТНТ, 2021, эл. рес.
4. О. А. Кононов. Основы проектирования электронных устройств на ПЛИС. СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008, эл. рес.
5. ПЛИС и параллельные архитектуры для применения в аэрокосмической области. Программные ошибки и отказоустойчивое проектирование. М.: Техносфера, 2018, 5 экз.

5.2. Дополнительная литература по дисциплине:

не требуется.

5.3. Периодические издания:

не требуются.

5.4. Перечень ресурсов информационно-телекоммуникационной сети "Интернет", необходимых для освоения дисциплины, электронные библиотечные системы:

1. http://library.voenmeh.ru/jirbis2 — Фундаментальная библиотека БГТУ «ВОЕНМЕХ» им. Д.Ф. Устинова;
2. https://urait.ru — Образовательная платформа «Юрайт». Для вузов и ссузов.;
3. http://e.lanbook.com — ЭБС Лань;
4. https://www.voenmeh.ru/images/docs/norm_docs_stud/Polozhenie_KRKP_2.0.pdf - Положение по содержанию, оформлению, организации выполнения и защиты курсовых проектов и курсовых работ БГТУ. СМК-П-4.2-12.;
5. http://www.terasic.com.tw/cgi-bin/page/archive.pl. Материалы для пользователя отладочного комплекта на основе ПЛИС DE1-SoC.;
6. http://we.easyelectronics.ru/plis/plata-razrabotchika-de1-soc-obzor.html . Сообщество IasyElectronics.ru. Плата разработчика DE1-SoC. Обзор.;
7. http://we.easyelectronics.ru/plis/vhdl-s-nulya.html VHDL с нуля;
8. http://we.easyelectronics.ru/plis/prostenkie-primery-na-vhdl.html. Простенькие примеры на VHDL;
9. http://we.easyelectronics.ru/plis/prakticheskie-zadaniya-po-vhdl-zadanie-1.html Практичес-кие задания по VHDL;
10. http://marsohod.org/verilog. Язык описания аппаратуры Verilog HDL.;
11. http://we.easyelectronics.ru/plis/osvoenie-plis-s-ispolzovaniem-yazyka-verilog.html. Освое-ние ПЛИС с использованием языка Verilog;
12. https://www.altera.com/support/support-resources/design-examples.html. Примеры проектов на ПЛИС;
13. http://we.easyelectronics.ru/plis/shemotehnicheskoe-proektirovanie-dlya-plis.html. Схемотехническое проектирование для ПЛИС;
14. http://marsohod.org/11-blog/86-quartussim. Пошаговая инструкция для Quartus II: Симуляция проекта.;
15. http://we.easyelectronics.ru/plis/modelsim-s-chego-nachat.html. ModelSim. С чего начать..

5.5. Программное обеспечение:

1. Quartus 14 Lite edition;
2. Quartus II.

5.6. Информационные технологии:

взаимодействие с обучающимися посредством ЭИОС Moodle БГТУ «ВОЕНМЕХ» им. Д.Ф. Устинова.

6. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

6.1. Практические занятия:

1. Проектор;
2. Аудитория с числом посадочных мест не меньше количества обучающихся.

6.2. Лабораторные занятия:

1. Плата: DE1-SOC;
2. Quartus 14 Lite edition;
3. Quartus II.

6.3. Прочее:

1. рабочее место преподавателя, оснащенное компьютером с доступом в Интернет;
2. рабочие места студентов, оснащенные компьютерами с доступом в Интернет, предназначенные для работы в электронной образовательной среде.

Аннотация рабочей программы

Дисциплина **ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СИСТЕМ НА ПЛИС** является дисциплиной **обязательной части блока 1** программы подготовки по направлению *09.04.01 Информатика и вычислительная техника*. Дисциплина реализуется на факультете *И* Информационных и управляющих систем БГТУ "ВОЕНМЕХ" им. Д.Ф. Устинова кафедрой И9 СИСТЕМ УПРАВЛЕНИЯ И КОМПЬЮТЕРНЫХ ТЕХНОЛОГИЙ.

Дисциплина нацелена на формирование *компетенций*:
ОПК-5 способность разрабатывать и модернизировать программное и аппаратное обеспечение информационных и автоматизированных систем;
ОПК-6 способность разрабатывать компоненты программно-аппаратных комплексов обработки информации и автоматизированного проектирования;
ОПК-7 способность адаптировать зарубежные комплексы обработки информации и автоматизированного проектирования к нуждам отечественных предприятий.

Содержание дисциплины охватывает круг вопросов, связанных с архитектурой и классификацией ПЛИС, программированием на языках описания аппаратуры VHDL и Verilog, структурном и поведенческом описании схем, применением интегрированного пакета проектирования ПЛИС Quartus II (Xilinx ISE Design Suite), отладкой и моделированием проектов.

Программой дисциплины предусмотрены следующие **виды контроля**:

Текущая аттестация студентов проводится в дискретные временные интервалы в следующих формах:
- курсовая работа;
- коллоквиум.

Рубежная аттестация студентов производится по итогам половины семестра в следующих формах:
- курсовая работа.

Промежуточная аттестация проводится в формах:
- дифференцированный зачет.

Общая трудоемкость освоения дисциплины составляет **5** з.е., **180** ч. Программой дисциплины предусмотрены практические занятия **(17 ч.)**, лабораторный практикум **(34 ч.)**, самостоятельная работа студента **(129 ч)**.

ТЕХНОЛОГИИ И ФОРМЫ ОБУЧЕНИЯ

Рекомендации по освоению дисциплины для студента

Трудоемкость освоения дисциплины составляет 180 ч., из них 51 ч. аудиторных занятий, и 129 ч., отведенных на самостоятельную работу студента.

Рекомендации по распределению учебного времени по видам самостоятельной работы и разделам дисциплины приведены в таблице.

Контроль освоения дисциплины производится в соответствии с Положением о текущем, рубежном контроле успеваемости и промежуточной аттестации обучающихся.

Формы контроля и критерии оценивания приведены в приложении 3 к Рабочей программе.

Наименование работы	Рекомендуемая литература	Трудоемкость, час.
Раздел 1. Программируемые логические интегральные схемы.		
Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	О. А. Кононов. Основы проектирования электронных устройств на ПЛИС: СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008 (разделы 1-4) А. В. Строгонов. Цифровая обработка сигналов в базисе программируемых логических интегральных схем: Санкт-Петербург: Лань, 2021 (глава 1) В. Н. Кузнецов, В. А. Кривоносов, В. С. Есилевский. Средства автоматизации и управления: Старый Оскол: ТНТ, 2021 (главы 4-6) ПЛИС и параллельные архитектуры для применения в аэрокосмической области. Программные ошибки и отказоустойчивое проектирование: М.: Техносфера, 2018 (часть 1)	16
Подготовка к лабораторному практикуму		2
Выполнение курсовой работы		2
Итого по разделу 1		20
Раздел 2. Язык описания аппаратуры VHDL.		
Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	О. А. Кононов. Основы проектирования электронных устройств на ПЛИС: СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008 (раздел 5)	14
Подготовка к лабораторному практикуму		6
Выполнение курсовой работы		4
Итого по разделу 2		24
Раздел 3. Язык описания аппаратуры Verilog HDL.		
Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	О. А. Кононов. Основы проектирования электронных устройств на ПЛИС: СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008 (раздел 5) А. Х. Мурсаев, О. И. Буренева. Практикум по проектированию на языках VerilogHDL и SystemVerilog: Санкт-Петербург: Лань, 2021 (весь текст)	14
Подготовка к лабораторному практикуму		6
Выполнение курсовой работы		4
Итого по разделу 3		24
Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).		
Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	О. А. Кононов. Основы проектирования электронных устройств на ПЛИС: СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008 (раздел 5) А. В. Строгонов. Цифровая обработка сигналов в базисе программируемых логических интегральных схем: Санкт-Петербург: Лань, 2021 (глава 4)	20
Подготовка к лабораторному практикуму		8

Выполнение курсовой работы		4
Итого по разделу 4		32
Раздел 5. Отладка и моделирование проектов.		
Изучение предусмотренных программой дидактических единиц по рекомендуемой литературе	О. А. Кононов. Основы проектирования электронных устройств на ПЛИС: СПб.БГТУ "ВОЕНМЕХ" им. Д. Ф. Устинова, 2008 (раздел 5) А. В. Строгонов. Цифровая обработка сигналов в базисе программируемых логических интегральных схем: Санкт-Петербург: Лань, 2021 (глава 4)	14
Подготовка к лабораторному практикуму		4
Выполнение курсовой работы		4
Подготовка к коллоквиуму		7
Итого по разделу 5		29

ФОНДЫ ОЦЕНОЧНЫХ СРЕДСТВ

Фонды оценочных средств, позволяющие оценить результаты обучения по данной дисциплине, включают в себя:

- коллоквиум;
- курсовая работа;
- дифференцированный зачет.

Критерии оценивания

Коллоквиум

На коллоквиуме студенту предлагается 10 тестовых вопросов. При успешном ответе на 9-10 оценка за коллоквиум – «отлично», на 7-8 – «хорошо», на 5-6 – «удовлетворительно». Комплект тестовых вопросов размещен в УМК дисциплины.

Курсовая работа

Курсовая работа выполняется в соответствии с индивидуальным техническим заданием. Комплект типовых заданий и вариантов курсовых работ размещен в УМК дисциплины.
Общие требования к выполнению и оформлению курсовой работы определяются «Положением по содержанию, оформлению, организации выполнения и защиты курсовых проектов и курсовых работ БГТУ»/
Для обеспечения текущего контроля работы студента в течение семестра устанавливаются сроки выполнения этапов курсовой работы.
Основанием для недопуска курсовой работы к защите могут быть:
- неполное или неверное выполнение технического задания;
- отсутствие предусмотренных заданием материалов или несоответствие их ГОСТ;
- несоответствие пояснительной записки установленным требованиям.
Оценка за курсовую работу выставляется по результатам ее защиты студентом перед комиссией, назначенной заведующим кафедрой. Защита курсовой работы предусматривает краткий доклад студента и ответы его на вопросы, связанные с содержанием работы.

Дифференцированный зачет

Дифференцированный зачёт оформляется при условии полного выполнения всех мероприятий, предусмотренных графиком контрольных мероприятий. Оценка за дифференцированный зачет определяется как среднее арифметическое оценок за курсовую работу и коллоквиум. При необходимости округления оценки приоритет отдается оценке за курсовую работу.

Паспорт фонда оценочных средств

КУРС	СЕМЕСТР	Наименование разделов и дидактических единиц	ВСЕГО	Аудиторные занятия в контактной форме			Самостоятельная работа студентов	Формируемая компетенция, %			НАИМЕНОВАНИЕ ОЦЕНОЧНОГО СРЕДСТВА
				ВСЕГО	Лабораторный практикум	Практические занятия		ОПК-5	ОПК-6	ОПК-7	
5	9	**Раздел 1. Программируемые логические интегральные схемы.**	29	9	4	5	20	30	20	50	Курсовая работа, Коллоквиум
5	9	**Раздел 2. Язык описания аппаратуры VHDL.**	35	11	8	3	24	15	20	15	Курсовая работа, Коллоквиум
5	9	**Раздел 3. Язык описания аппаратуры Verilog HDL.**	37	13	10	3	24	15	20	15	Курсовая работа, Коллоквиум
5	9	**Раздел 4. Интегрированный пакет проектирования ПЛИС Quartus II (Xilinx ISE Design Suite).**	41	9	6	3	32	20	20	20	Курсовая работа, Коллоквиум
5	9	**Раздел 5. Отладка и моделирование проектов.**	38	9	6	3	29	20	20	0	Курсовая работа, Коллоквиум
Всего за 9 семестр			180	51	34	17	129	100	100	100	
Всего по дисциплине			180	51	34	17	129	100	100	100	